

WEST☐

L1: Entry 1 of 2

File: JPAB

Dec 2, 1997

PUB-NO: JP409312358A

DOCUMENT-IDENTIFIER: JP 09312358 A

TITLE: IC PACKAGE

PUBN-DATE: December 2, 1997

INVENTOR-INFORMATION:

NAME

COUNTRY

ORIMO, NORIO

ABE, MASAMI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SONY CORP

APPL-NO: JP08125709

APPL-DATE: May 21, 1996

INT-CL (IPC): H01 L 23/28; H01 L 23/34; H01 L 23/40

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an IC package where the heat sink of an IC package can be soldered on a mounting substrate with high reliability.

SOLUTION: Grooves 44 are formed at the back of the heat sink 42 of the IC package 40 on the center line in a vertical direction and that on a lateral direction, namely, in the shape of a cross. When solder is applied to a prescribed position on the metallic pattern of the mounting substrate and the heat sink 42 and a metallic pattern are soldered, excess solder is stored in the grooves 44 in the shape of the cross. Thus, the projection of solder from the periphery of the heat radiation plate can be prevented. A solder junction face is controlled and formed and heat is uniformly radiated from the respective IC packages. Thus, the temperatures of the respective IC packages become uniform and the output power and the gains of the respective IC packages become uniform. Thus, the IC package where the heat sink can be soldered on the mounting substrate with high reliability can be realized.

COPYRIGHT: (C)1997,JPO

WEST**End of Result Set**☐ **Generate Collection** **Print**

L1: Entry 2 of 2

File: DWPI

Dec 2, 1997

DERWENT-ACC-NO: 1998-074104
DERWENT-WEEK: 199807
COPYRIGHT 2003 DERWENT INFORMATION LTD

TITLE: IC package with heat dissipation unit for high frequency usage - has cross like groove formed on heat dissipation unit to receive surplus solder produced while soldering it on mounting substrate

PATENT-ASSIGNEE: SONY CORP (SONY)

PRIORITY-DATA: 1996JP-0125709 (May 21, 1996)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>09312358</u> A	December 2, 1997		005	H01L023/28

APPLICATION-DATA:

PUB-NO	APPL-DATE	APPL-NO	DESCRIPTOR
JP 09312358A	May 21, 1996	1996JP-0125709	

INT-CL (IPC): H01 L 23/28; H01 L 23/34; H01 L 23/40

ABSTRACTED-PUB-NO: JP 09312358A

BASIC-ABSTRACT:

The package (40) consists of a heat dissipation unit (42) with a cross like groove (44) which cross in the vertical and the horizontal direction, which is mounted on a substrate (26). An IC chip (14) is also soldered on the substrate.

The IC chip is thermally connected with the heat dissipation unit, both of which are sealed using sealing agent. The surplus solder is received in the cross like groove of the heat dissipation unit during soldering.

ADVANTAGE - Obtains highly reliable soldering of heat dissipation unit and mounting substrate. Prevents temperature rise and thereby obtains proper function of IC. Prevents overflowing of solder from heat dissipation unit. Obtains homogeneous temperature in IC package by uniform radiation of heat.

ABSTRACTED-PUB-NO: JP 09312358A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/11

DERWENT-CLASS: U11

EPI-CODES: U11-D01A3; U11-D01A4; U11-D02B1;

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-312358

(43)公開日 平成9年(1997)12月2日

(51)Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L	23/28		H 0 1 L	B
	23/34			A
	23/40			F

審査請求 未請求 請求項の数3 O L (全 5 頁)

(21)出願番号 特願平8-125709

(22)出願日 平成8年(1996)5月21日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 下茂 紀雄

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 阿部 雅美

東京都品川区北品川6丁目7番35号 ソニー株式会社内

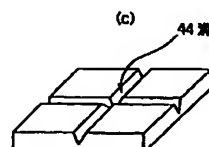
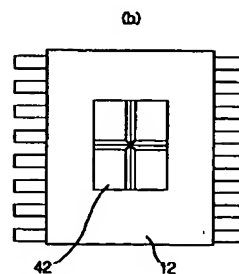
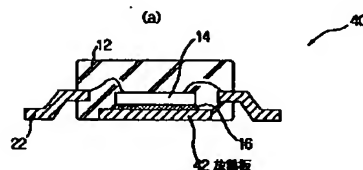
(74)代理人 弁理士 高橋 光男

(54)【発明の名称】 ICパッケージ

(57)【要約】

【課題】 ICパッケージの放熱板を、実装基板に高い信頼性ではんだ付けできる ICパッケージを提供することである。

【解決手段】 ICパッケージ40の放熱板42の背面には、縦方向中心線及び横方向中心線上にすなわち十文字状に、溝44が形成されている。実装基板の金属パターン上の所定位置にはんだを塗布し、次いで、放熱板42と金属パターンとはんだ付けすると、過剰なはんだは十文字状の溝44に収容されるので、はんだが放熱板の周囲から食み出すことを防止できる。また、はんだ接合面は制御して形成されることができ、各ICパッケージから均一に放熱される。よって、各ICパッケージの温度は均一になり、各ICパッケージの出力パワーやゲインは、均一になる。これにより、高い信頼性で放熱板を実装基板にはんだ付けできる ICパッケージが実現される。



【特許請求の範囲】

【請求項1】 ICチップと、実装基板にはんだ付けされるための金属面を有し、かつICチップに熱的に接続されてICチップの熱を実装基板に放熱する金属製放熱板とを備え、金属面を除く放熱板とICチップとを封止剤により封止してなるICパッケージにおいて、放熱板が金属面に形成された溝状凹部を備え、実装の際に金属面と実装基板との間に施されるはんだ付けで生じる過剰なはんだを凹部に収容するようにしたことを特徴とするICパッケージ。

【請求項2】 溝状凹部が十文字状の溝であることを特徴とする請求項1に記載のICパッケージ。

【請求項3】 十文字状の溝が放熱板の縦方向中心線及び横方向中心線に沿って金属面上に形成されていることを特徴とする請求項2に記載のICパッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、放熱板を有するICパッケージに関し、更に詳しくは、高い信頼性で実装基板に実装できるICパッケージに関するものである。

【0002】

【従来の技術】本明細書で言うICパッケージは、表面実装型のICパッケージであって、ICチップと、ICチップに熱的に接続された金属製放熱板と、リードとを備え、リードが外部に突出するようにICチップと放熱板とリードとを封止剤により封止したものである。ICパッケージは、通電時、散逸電力があると発熱する。特に、ICチップが高周波用パワーアンプIC等の散逸電力の大きいチップの場合、発熱量が大きく、そのため、温度が上昇してICの機能を阻害することがある。そこで、ICチップの熱をチップ外部に逃がすために、種々の構造のICパッケージが提案されている。

【0003】その構造の一つとして、放熱板の金属面をICパッケージの裏側に露出させ、プリント基板(Printed Circuit Board)の略として、以下、PCBと記載)等の実装基板にはんだ付けする構造がある。この構造は、実装面積及びICパッケージの寸法が小さく製作費が安価なため広く用いられている。以下に、この構造のICパッケージの例を挙げ、図を用いて説明する。

【0004】図7(a)及び(b)は、それぞれ、従来の表面実装型ICパッケージの一例の正面断面図及び背面図である。図7(a)は、図7(b)の矢視I-I断面を示す。ICパッケージ10は、図7(a)及び(b)に示すように、直方体形状のモールド12と、モールド12にそれぞれ内蔵されている、ICチップ14、銀ペースト層16及び金ワイヤ18と、モールド12の側面から複数本突出し、所定の位置で下方に向けて略クランク状に屈曲されているCu製リード22と、モールド12に大部分が内蔵されているCu製放熱板20とから構成されている。銀ペースト層16はICチップ

14と放熱板20とを接合し、金ワイヤ18はICチップ14とリード22とを接続している。放熱板20は、モールド12の背面に、銀ペースト層16と反対側の金属面を露出している。

【0005】ICパッケージ10を実装する際、リード22及び放熱板20は、PCBの金属パターンにリフローはんだ付け法ではんだ付けされる。リフローはんだ付け法は、一般に、図8に示すように、まず、PCB等の実装基板26の金属パターン28上の所定位置に放熱板用はんだ30、及びリード用はんだ32を塗布し、次いで、ICパッケージのリード及び金属面を、塗布したはんだ上に設置して加熱し、はんだ接合する方法である。図9は、リフローはんだ付け法により、ICパッケージ10をPCB26にはんだ付けしたものの、図7(b)に示す矢視I-Iでの断面図である。放熱板用はんだ30は、溶融して放熱板用はんだ層34としてPCBとICチップとの間に介在していて、ICチップ14の熱をPCB26の金属パターンへ逃がしている。尚、図10及び図11は、それぞれ、別の態様のICパッケージをPCBにはんだ付けした例の正面断面図である。

【0006】

【発明が解決しようとする課題】しかし、従来のICパッケージには以下の問題があった。第1には、図4に示すように、はんだ接合の際、はんだが放熱板の周囲から食い出し、リードに接触して短絡する等の問題である。この問題は、特に、接合するとICパッケージの下部が観察できない場合、接合不良が発生しても見つけ出すことは困難である。第2には、各ICパッケージの放熱板を実装基板の金属パターンに一樣にはんだ付けすることが難しく、接合面に大小が生じ、各ICパッケージからの放熱量が不均一、従って温度が不均一となり、このため、出力パワーやゲインが各ICパッケージで異なるという問題である。図5は、PCBにはんだ付けされたICパッケージの一例の背面図である。はんだ付けされない大きな領域があり、このため、正常にはんだ付けされたICパッケージに比べ、PCBへの放熱は充分でない。

【0007】以上のような事情に照らして、本発明の目的は、高い信頼性で放熱板を実装基板にはんだ付けできるICパッケージを提供することである。

【0008】

【課題を解決するための手段】本発明者は、図6に示すように、放熱板と接合するPCBの金属パターン上に、小さな島状の複数個の放熱板用はんだを均等間隔に塗布することにより、はんだ付けする際にはんだが食い出さないようにする実験を行った。しかし、放熱板とリードとの高さギャップ1(図7(a)参照)を、従来よりも遥かに厳密に設定しないと、はんだが接合しなかったり、不均一に接合したり、又は接合面から食い出したりし、上記課題を解決するには至らなかった。しかし、ギ

チップ1を上記のように厳密に設定することは困難である。そこで、本発明者は、第1の問題は、過剰なはんだが食み出すと発生することに着眼し、島状のはんだを塗布することよりも、むしろ、放熱板に溝を形成して過剰なはんだを溝内に収容するほうがよいことを見出し、本発明を完成するに至った。

【0009】上記課題を解決するために、本発明に係るICパッケージは、ICチップと、実装基板にはんだ付けされるための金属面を有し、かつICチップに熱的に接続されてICチップの熱を実装基板に放熱する金属製放熱板とを備え、金属面を除く放熱板とICチップとを封止剤により封止してなるICパッケージにおいて、放熱板が金属面に形成された溝状凹部を備え、実装の際に金属面と実装基板との間に施されるはんだ付けで生じる過剰なはんだを凹部に収容するようにしたことを特徴としている。

【0010】また、溝状凹部が十文字状の溝であることが望ましい。リフローはんだ付け法により接合する際、先ず、実装基板の金属パターン上の所定位置にはんだを塗布し、次いで、はんだが十文字状の交点に位置するようにICパッケージを設置して加熱し、はんだを溶かすと、はんだは十文字状の溝状凹部に沿って流れ出す。この結果、接合面は十文字状の交点付近に形成されている。更には、十文字状の溝が放熱板の縦方向及び横方向の中心線に沿って金属面上に形成されていることが一層望ましい。これにより、ICチップが放熱板の中心に位置するICパッケージでは、放熱が充分に行われる。

【0011】本発明に係るICパッケージは、放熱板の金属面を備えた表面実装型ICパッケージである限り、どんな形状であっても適用できる。溝状凹部の寸法及び形状は、はんだ付けする際、接合に必要な量のはんだは金属面上に残り、かつ、過剰なはんだは溝内に収容される限り、特に限定しない。例えば、金属面に複数本の互いに平行な溝でもよいし、更には、平行な方向が2以上でもよい。また、所定の位置に散在してもよい。

【0012】本発明に係るICパッケージでは、放熱板とPCB等の実装基板とをリフローはんだ付け法により接合する際、従来食み出していた過剰なはんだは溝状凹部に収容されるので、はんだが放熱板の周囲から食み出すことが防止される。また、凹部は予め所定の位置に形成され、ICパッケージのはんだ接合面は、すべて、予め形成された凹部をほぼ中心として形成されるので、ICパッケージの接合面は制御して形成できる。従って、各ICパッケージが均一に放熱する接合面を形成でき、各ICパッケージの出力パワーやゲインは均一になる。これにより、高い信頼性で放熱板を実装基板にはんだ付けできるICパッケージが実現される。

【0013】

【発明の実施の形態】以下に、実施例を挙げ、添付図面を参照して、本発明の実施の形態を具体的かつ詳細に説

明する。

実施例

本実施例は、本発明に係るICパッケージをPCBにリフローはんだ付け法で実装する例である。図1(a)、(b)及び(c)は、それぞれ、本実施例のICパッケージ40の正面断面図、背面図、及び放熱板の拡大斜視図である。図1(a)から(c)に示すICパッケージ40は、放熱板の背面に溝が形成されていること以外は、図7(a)又は(b)に示されたICパッケージ10と同じ構成である。従って、図1(a)から(c)で、図7(a)又は(b)と同じ部位、部品には同じ符号を付し、その説明を省略する。

【0014】ICパッケージ40の放熱板42の背面には、図1(b)及び(c)に示すように、縦方向中心線及び横方向中心線上に、すなわち十文字状に溝44が形成され、十文字の交点は放熱板42の中心に位置している。溝44の断面形状はV字状であり、幅及び深さは何れも0.2mm〜0.4mmである。

【0015】以下、リフローはんだ付け法により、ICパッケージ40をPCBにはんだ付けする方法を説明する。図2は、PCBの金属パターン上にはんだを塗布したものの断面図であり、図3は、放熱板42に付着したはんだ部分を示すICパッケージ40の背面図である。図2に示すように、先ず、PCB45の金属パターン46上の所定位置に、溝の容積よりも若干多い程度にはんだを塗布する。ここで、所定位置とは、PCB45上にICパッケージ40を設置したとき、はんだの中心が溝44の交点に接触する位置である。次いで、はんだを溶かすと、はんだは溝44に沿って放熱板42の各側辺方向である4方向に流れ出し、更に、はんだが冷却すると、図3に示すように、溝44の交点付近に接合面48が形成される。

【0016】本実施例では、過剰なはんだが溝48内に収容され、放熱板42の側辺から食み出すことがないので、リード22に短絡しない。また、各ICパッケージの接合面48は、すべて放熱板42の金属面のほぼ中心位置に形成されるので、従来よりも遥かに一様になる。従って、各ICパッケージは均一に放熱し、各ICパッケージの温度は均一になり、各ICパッケージの出力パワーやゲインは均一になる。また、ICチップ12は放熱板42の中央に備えられているので、従来よりも遥かに確実に、よく放熱される。以上のように、実施例1のICパッケージでは、高い信頼性で放熱板をPCBにはんだ付けできる。尚、本発明は、図10及び図11に示したICパッケージにも、本実施例と同様に適用できる。

【0017】

【発明の効果】本発明によれば、放熱板と実装基板の金属パターンとをはんだ付けすると、過剰なはんだが十文字状などの溝状凹部内に収容されるので、はんだが放熱

5

板の周囲から食み出すことを防止できる。また、溝状凹部は予め所定の位置に形成され、はんだ接合面は溝状凹部をほぼ中心として形成されるので、各ICパッケージの接合面は制御して形成できる。従って、各ICパッケージが均一に放熱する接合面を形成でき、各ICパッケージの温度は均一になる。よって、各ICパッケージの出力パワーやゲインは均一になる。これにより、高い信頼性で放熱板を実装基板にはんだ付けできるICパッケージが実現される。

【図面の簡単な説明】

【図1】図1(a)、(b)及び(c)は、それぞれ、本実施例のICパッケージ40の正面断面図、背面図、及び(b)の一部分の拡大斜視図である。

【図2】PCBの金属面パターン上の所定位置にはんだを塗布したものの断面図である。

【図3】はんだ接合された部分を示す、ICパッケージの背面図である。

【図4】実装基板にはんだ接合されたICパッケージの正面断面図である。

【図5】放熱板のはんだ接合された部分を示す、ICパッケージの背面図である。

【図6】PCBの金属パターン上にはんだを塗布したも

6

の断面図である。

【図7】図7(a)及び(b)は、それぞれ、従来のICパッケージの正面断面図及び背面図である。

【図8】従来の、実装基板の金属パターン上の所定位置にはんだを塗布したものの断面図である。

【図9】従来の、ICパッケージが実装基板にはんだ接合されたものの正面断面図である。

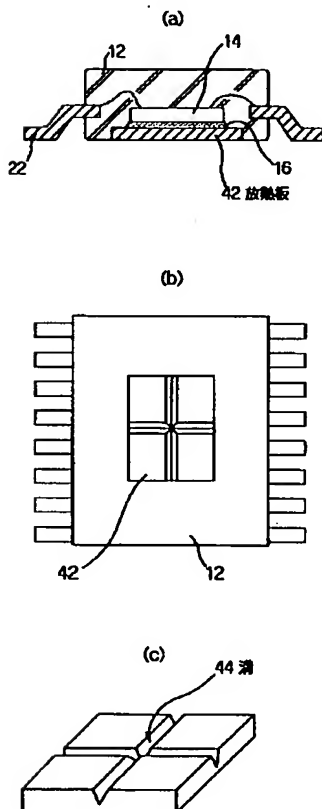
【図10】従来の、ICパッケージが実装基板にはんだ接合されたものの正面断面図である。

10 【図11】従来の、ICパッケージが実装基板にはんだ接合されたものの正面断面図である。

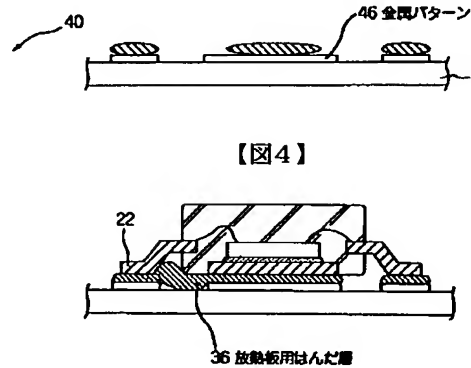
【符号の説明】

10……ICパッケージ、12……モールド、14……ICチップ、16……銀ペースト層、18……金ワイヤ、20……放熱板、21……金属面、22……リード、26……実装基板、28……金属パターン、30……放熱板用はんだ、32……リード用はんだ、34……放熱板用はんだ層、36……放熱板用はんだ層、38……はんだ付けされた部分、40……ICパッケージ、42……放熱板、44……溝、45……PCB、46……金属パターン、48……接合面。

【図1】

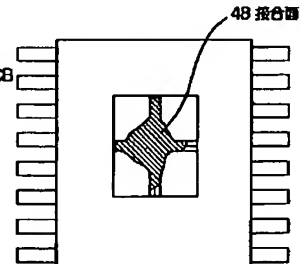


【図2】

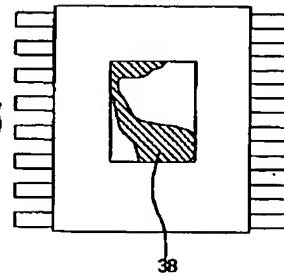


【図4】

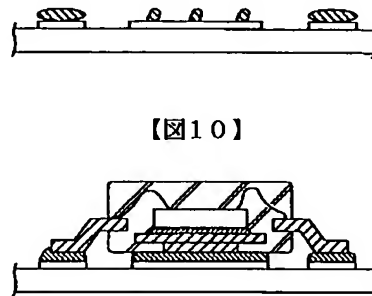
【図3】



【図5】

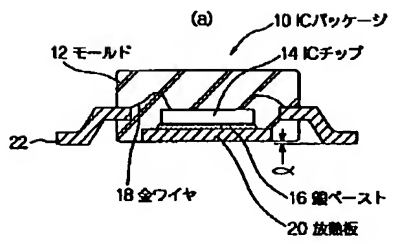


【図6】

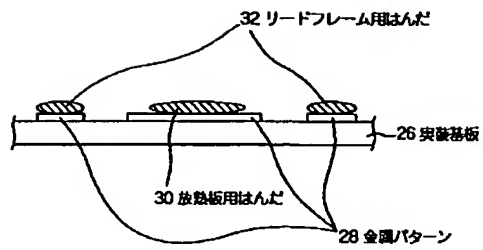


【図10】

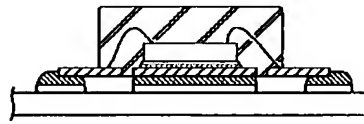
【図7】



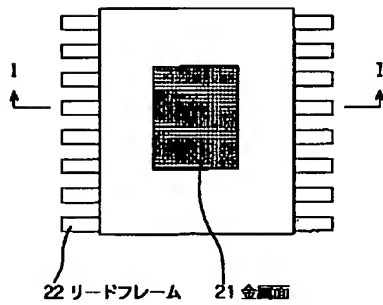
【図8】



【図11】



(b)



【図9】

